

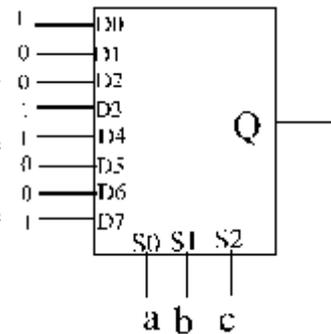
PRÁCTICA 2: CIRCUITOS COMBINACIONALES

Objetivos

- Conocer los distintos dispositivos combinacionales integrados
- Conocer los distintos dispositivos combinacionales aritméticos
- Diseñar circuitos con dispositivos combinacionales y aritméticos.
- Montar y comprobar circuitos con dispositivos combinacionales y aritméticos

Actividad 1

1. Buscar en catálogo un multiplexor 4:1 y montarlo según se indica en la figura
2. Realizar la tabla de verdad de la función lógica Q en función de las variables a, b, c.
3. Probar el circuito para las distintas combinaciones de las variables a, b y c. Comprobar que el funcionamiento del circuito coincide con su tabla de verdad.
4. Realizar la tabla de verdad de la función lógica $q = a + \bar{b}c + \bar{a}c$
5. Realizar la función lógica anterior mediante el multiplexor 8:1 y comprobar su funcionamiento
6. Realizar la tabla de verdad de la función $q = \bar{a} + \bar{b}c + b\bar{c}\bar{d} + ad + a\bar{b}cd$
7. Realizar la función lógica anterior mediante un multiplexor 8:1 y comprobar su funcionamiento



*** Nota: en todos los apartados se buscarán los componentes en catálogo y se dibujará su patillaje, incluyéndolo en la memoria.

Actividad 2

1. Montar el circuito 74148 conectando a su entrada \overline{EI} un nivel bajo de tensión y conectando sus salidas de datos ($\overline{A_2}$ $\overline{A_1}$ $\overline{A_0}$) a negadores.
2. Probar el circuito para las distintas combinaciones de entrada rellenando la siguiente tabla:
3. Comprobar que ocurre cuando se activan simultáneamente las entradas 2, 3, 4. ¿Qué quiere decir que el codificador es prioritario?

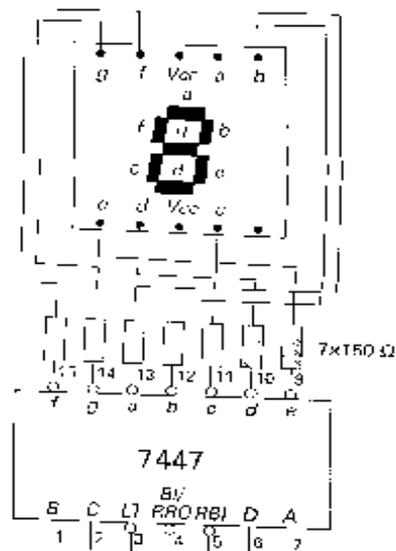
ENTRADAS								SALIDAS		
$\overline{0}$	$\overline{1}$	$\overline{2}$	$\overline{3}$	$\overline{4}$	$\overline{5}$	$\overline{6}$	$\overline{7}$	A_2	A_1	A_0
X	X	X	X	X	X	X	0			
X	X	X	X	X	X	0	1			
X	X	X	X	X	0	1	1			
X	X	X	X	0	1	1	1			
X	X	X	0	1	1	1	1			
X	X	0	1	1	1	1	1			
X	0	1	1	1	1	1	1			
0	1	1	1	1	1	1	1			

Actividad 3 (opcional)

1. Dibujar el diagrama de conexión de dos 74148 en cascada para conseguir un decodificador con 16 entradas y 4 salidas (hexadecimal–binario)
2. Elaborar una tabla de verdad similar a la de la actividad 3, pero para 16 entradas
3. Comprobar el circuito para las distintas combinaciones de entrada y comparar los resultados con la tabla realizada.
4. Explicar la función de las salidas $\overline{E0}$ y \overline{GS}

Actividad 4

1. Conectar las salidas del 7447 a las entradas de un display de ánodo común a través de resistencias de 150Ω , como en la figura
2. Con $\overline{LT}=1$ y $\overline{RBI}=1$, probar todas las combinaciones de las entradas ABCD, midiendo las señales de salida y dibujando en cada caso el símbolo representado en el display.
3. Hacer una tabla **entradas–salidas–símbolo**
4. A partir de la tabla de verdad del 7447 (catálogo) deducir para que sirven las entradas \overline{LT} , \overline{RBI} y $\overline{BI/RBO}$. Comprobarlo sobre el circuito probando distintas combinaciones de entrada.
5. (opcional) utilizar como entradas un pack de 8 micro–interruptores
6. (opcional) conectar dos displays para visualizar un número de 0 a 99 sin que se visualice el 0 en los números menores que 10



Actividad 5 (opcional) Diseño de un codificador de 16 líneas

1. Definir con puertas lógicas el $_{LSB}$ bloque A del circuito de la figura, de forma que el circuito presente en los display el número de la entrada activada
2. Montar el circuito y verificar su funcionamiento

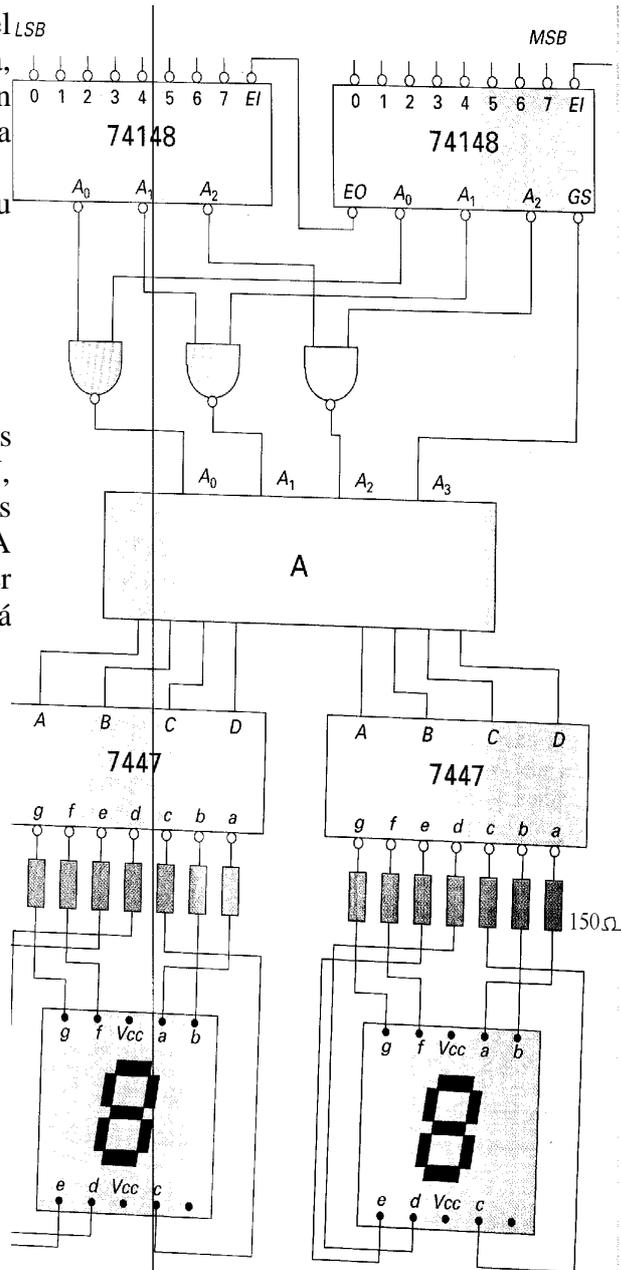
Actividad 6

Se quiere realizar un circuito con dos datos de entrada A y B y una salida Y, cada uno de ellos de 4 bits. Los datos A y B estarán en complemento a 2. A será siempre positivo y B podrá ser positivo o negativo. El circuito tendrá además una salida X de un bit.

Realizar un circuito tal que:

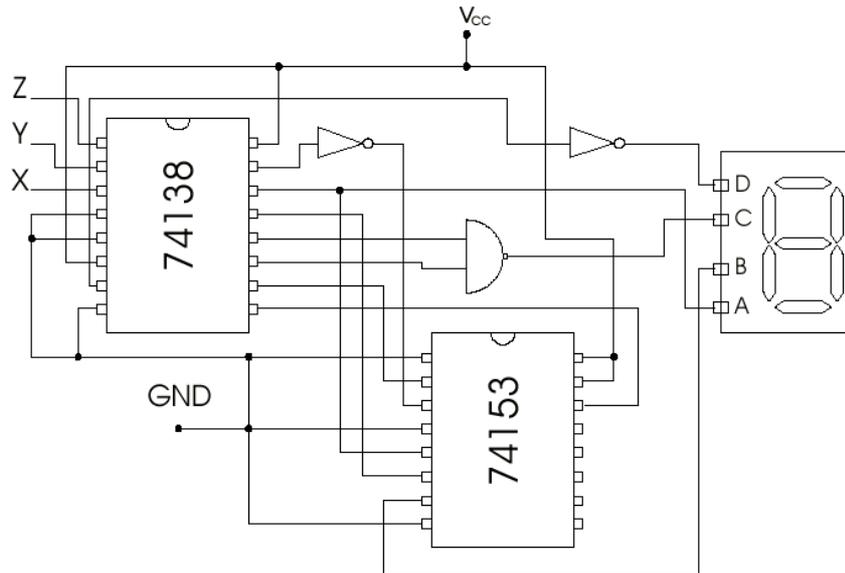
Si B es positivo, $Y=A-B$ y $X=1$

Si B es negativo, $Y=A+B$ y $X=0$



Actividad 7 (opcional)

Montar el circuito de la figura:



Probar el circuito y realizar una tabla XYZ – n° visualizado.
Comprobar si la tabla coincide con la teórica.

Fechas de realización: 29 y 30 de octubre y 5 y 6 de noviembre

Entrega de la memoria: 12 noviembre