

Para $I = 10\text{mA} \rightarrow R \approx \frac{3.5\text{V}}{10\text{mA}} = 350\Omega$

1.2) Si el display es de cátodo común \Rightarrow las salidas del 74F164 funcionarían como activas a nivel alto y entregarían corriente. Como $I_{IH_{max}}$ es 1mA , habría que usar buffers.

Si el display es de ánodo común (como el que se ha usado) las salidas del 74F164 funcionarían como activas a nivel bajo y absorberían corriente. En este caso $I_{IL_{max}} = 20\text{mA}$ por lo que no hace falta buffer.

1.3) Código de inicialización de los registros y las interrupciones:

```
BSF STATUS, RP0 ; cambio al banco 1
BCF TRISB, 7 ; RB7 salida
BCF TRISA, 0 ; RA0 salida
BSF TRISB, 0 ; RBO entrada (para interrupción)
BSF INTCON, GIE ; habilita las interrupciones
BSF INTCON, INTE ; habilita la interrupción externa
BCF STATUS, RP0 ; cambio al banco 0
```

Código de la rutina de interrupción:

CONTADOR EQU 0x11 ; variable para contar bits enviados.

INTERRUPCIÓN:

BCF INTCON₅, INTF ; borra el flag de interrupción

MOVLW 7

MOVWF CONTADOR ; inicializa el contador de bits

BUCLE: ; repite 7 veces → envía 7 datos.

BTFSS DATO₅, 7 ; comprueba el bit a enviar.

GOTO ENVIA_CERO

ENVIA_UNO: BSF PORTB, 7 ; suma un 1
GOTO FINI

ENVIA_CERO: BCF PORTB, 7 ; suma un 0

FINI: BSF PORTA, 0 ; flanco de subida de CLK
BCF PORTA, 0 ; flanco de bajada.

RLF DATO, F ; rota DATO → prepara
; siguiente bit

DECFSZ CONTADOR, F

GOTO BUCLE

RETFIE

En el envío de los datos no es necesario introducir ningún retardo, ya que:

$$t_{\text{SETUP}} = 515 \text{ ns}$$

$$t_{\text{HOLD}} = 1 \text{ ns}$$

$$t_w (\text{anchura mínima del pulso CLK}) = 4 \text{ ns}$$

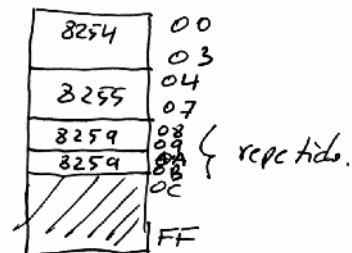
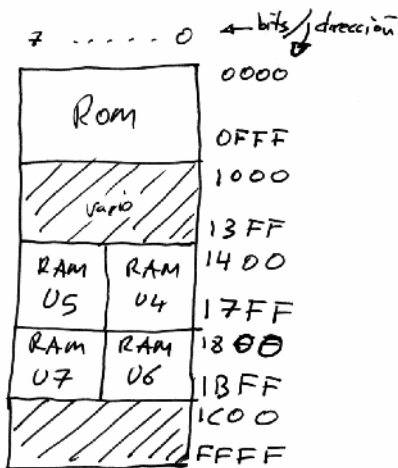
todos ellos son mucho menores que el tiempo entre instrucciones,
que es de 1 μ s.

2) El mapa de memoria depende de las señales CS y del tamaño de cada dispositivo, según queda reflejado en la siguiente tabla:

CS	dispositivo	msd	direcciones															no bits dirección	tamaño	repetido	
			A ₁₅	A ₁₄	A ₁₃	A ₁₂	A ₁₁	A ₁₀	A ₉	A ₈	A ₇	A ₆	A ₅	A ₄	A ₃	A ₂	A ₁				A ₀
CS0	8254	IO	————— 000000xx															2	4	1	
CS1	8255	IO	————— 000001xx															2	4	1	
CS2	8259	IO	————— 000010xx															1	2	2	
CS3	RAM (U4)	M	0001	0	1	x	x	x	x	x	x	x	x	x	x	x	x	10	1024	1	*4 bits LS
CS4	RAM (U5)	M	la misma															10	1024	1	*4 bits MSI
CS5	RAM (U6)	M	0001	1	0	x	x	x	x	x	x	x	x	x	x	x	x	10	1024	1	*4 bits LS
CS6	RAM (U7)	M	la misma															10	1024	1	*4 bits MSI
CS7	ROM	M	0000	x	x	x	x	x	x	x	x	x	x	x	x	x	x	12	4096	1	

Mapa de memoria:

Mapa de E/S



2.2) U3 es necesario porque el 8085 saca la dirección multiplexada con los datos. En un primer instante por las líneas ADO.. AD7 saca la dirección, que debe ser capturada en U3 con el flanco de bajada de la

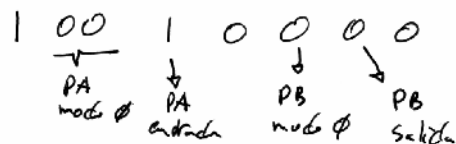
señal ALE. Luego saca los datos. Si se elimina U3 el circuito no funciona.

2.3) Código para inicialización de los puertos y el temporizador.

• Puertos: 8255.

Registro de control en posición 07 de E/S
 PA en 04 de E/S
 PB en 05 de E/S.

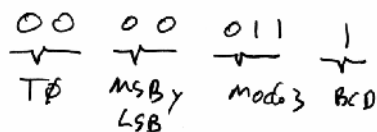
Palabra de control para PA = entrada modo ϕ , PB = salida modo ϕ



• Temporizador 8254:

Registro de control en posición 03 de E/S
 T ϕ en 00 de E/S.

Palabra de control para T ϕ generador de onda cuadrada, cuenta 3000 BCD:



• Código:

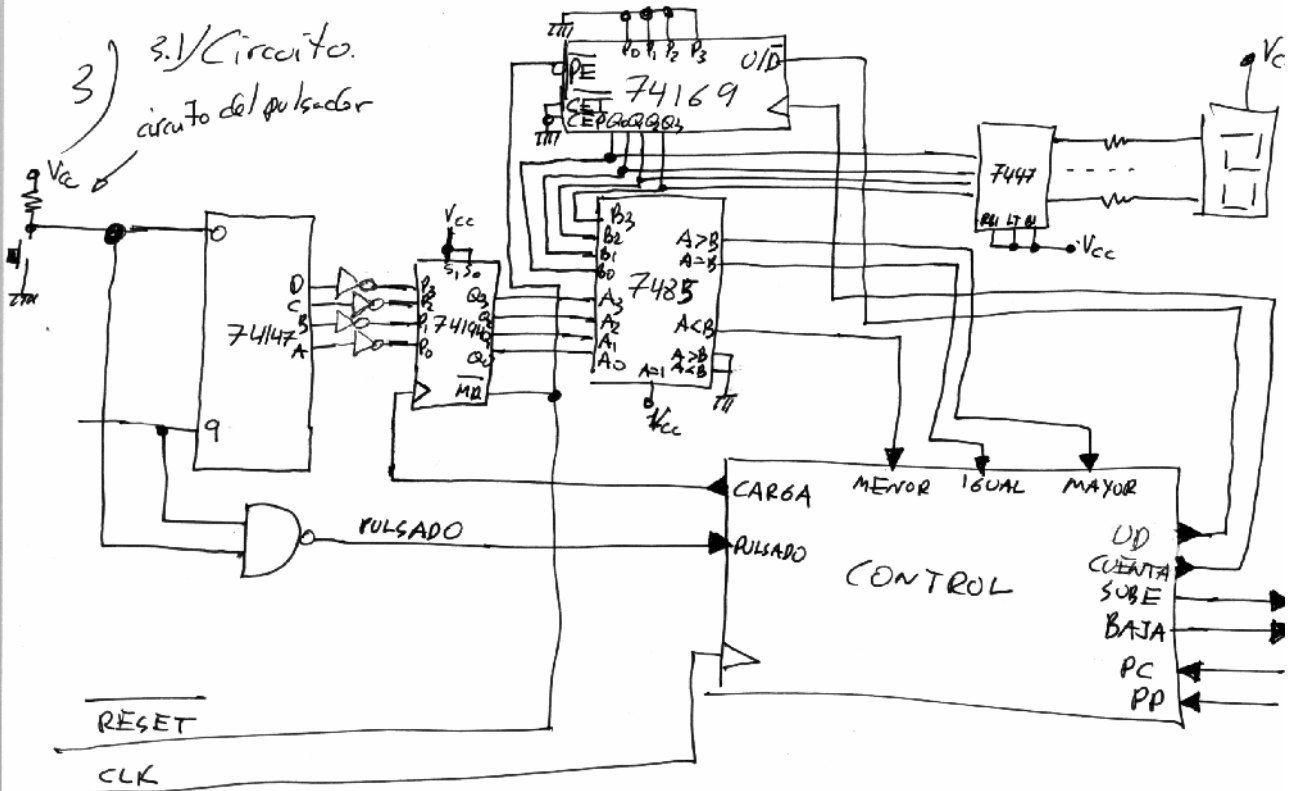
```
MVI A, 10010000b ; palabra de control 8255
OUT 07 ; program 8255.
MVI A, 00000111b ; palabra de control 8254
OUT 03 ; program T $\phi$ 
MVI A, 0 ; LSB
OUT 0 ; MSB
MVI A, 30h ; MSB
OUT 0
```

• Rutina para leer PA, rotar a dcha y sacarlo por PB:

IN 04 ; lee PA

RAR ; rotación a derecha.

OUT 05 ; lo saca por PB



El 74147 genera un código con el número de tecla pulsado. Como sus salidas son activas a nivel bajo, se invierten. El 74194 almacena el número de tecla (piso) solicitado. El 74169 almacena el piso actual. El 7483 compara el piso solicitado con el piso actual

3.2) Control del circuito:

Entradas

SALIDAS

PULSADO MENOR MAYOR IGUAL PCPP | CARGA UD CUENTA SUBE BAJA

