

1) Las tres señales son activas a nivel bajo.

LT (entrada) hace que se enciendan los 7 segmentos del display (para probarlo).

RBI (entrada) hace que cuando las entradas $A_3..A_0$ son 0000 (el código del \emptyset), se apague el display. Se usa para mostrar ceros no significativos (a la izquierda). Si $A_3..A_0$ es distinto de 0000 no actúa.

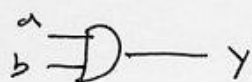
BI/RBO puede ser entrada (BI) o salida (RBO).
Como entrada, hace que el display se apague totalmente independientemente de las entradas $A_3..A_0$.
Como salida, se activa cuando $A_3..A_0 = 0000$ y $BI = 0$, es decir, cuando el display tiene un \emptyset no mostrado. Se usa para conexión en cascada con RBI para "apagar" todos los ceros no significativos.

2) NOT



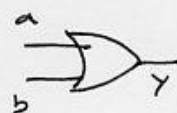
entrada	salida
0	1
1	0

AND



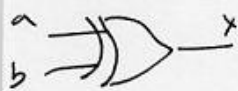
a	b	y
0	0	0
0	1	0
1	0	0
1	1	1

OR



a	b	y
0	0	0
0	1	1
1	0	1
1	1	1

XOR



a	b	y
0	0	0
0	1	1
1	0	1
1	1	0

NAND



a	b	y
0	0	1
0	1	1
1	0	1
1	1	0

NOR



a	b	y
0	0	1
0	1	0
1	0	0
1	1	0

3) Si es cierta, es la propiedad distributiva de la suma respecto del producto en álgebra de Boole.

4) Que en cada uno de los minitérminos o maxitérminos están todas las variables. La forma canónica es única.

Por ejemplo $f(a, b, c) = abc + \bar{b}c$

y $f(a, b, c) = abc + a\bar{b}c + \bar{a}\bar{b}c$

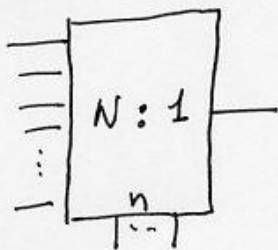
son la misma función, ya que su tabla de verdad es la misma, sin embargo la segunda está en su forma canónica y la primera no (está simplificada).

5)

b	c	a	Q
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

$$Q = \bar{b}\bar{c}\bar{a} + b\bar{c}\bar{a} + b\bar{c}a + bca$$

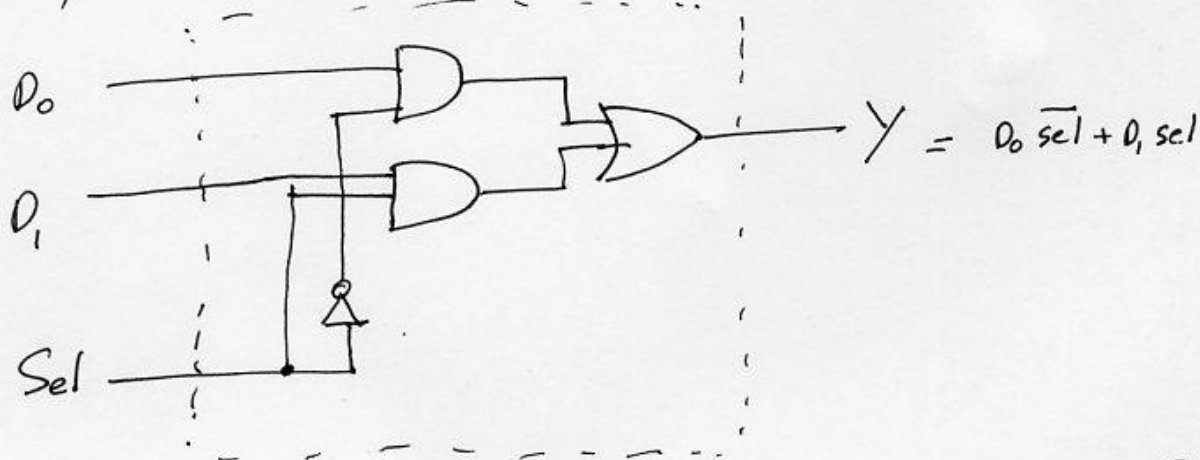
6)



Un multiplexor es un circuito con N entradas y una salida, donde en cada momento una (y solo una) de las entradas pasa a la salida. La entrada que se hace pasar a la salida se selecciona mediante n entradas de control, siendo $N = 2^n$.

Los multiplexores se usan como selectores de datos, para multiplexación de señales en el tiempo o para la realización de funciones lógicas.

Un mux 2:1 tendrá dos entradas, una salida y una entrada de selección

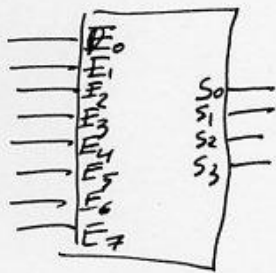


para $sel = 0$ P_0 pasa a la salida.
para $sel = 1$ P_1 pasa a la salida.

*Nota: extensión de multiplexores en la última página.

7) En un codificador, sólo una entrada puede activarse en cada instante. La salida dará el código de la entrada activada. Si activamos dos entradas a la vez y el codificador es sin prioridad, el resultado (la salida) no será válida. Sin embargo en un codificador con prioridad sólo se tiene en cuenta la entrada más prioritaria (la mayor) por ejemplo)

Por ejemplo, en el siguiente codificador octal-binario



Si activamos E_4 la salida sería 0100

Si activamos E_1 la salida sería 0001

Si activamos las dos a la vez, en el caso de un codificador sin prioridad la salida podría ser 0101, que es el código del 5 (no válido). Sin embargo, si el codificador es prioritario, nos daría 0100, el código del 4, lo que es correcto, ya que se ha activado la entrada E_4 .

8) Tensiones de entrada y salida

V_{IH} → tensión mínima que se considera un "1" (nivel alto) válido

V_{IL} → tensión máxima que se considera un "0" (nivel bajo) válido

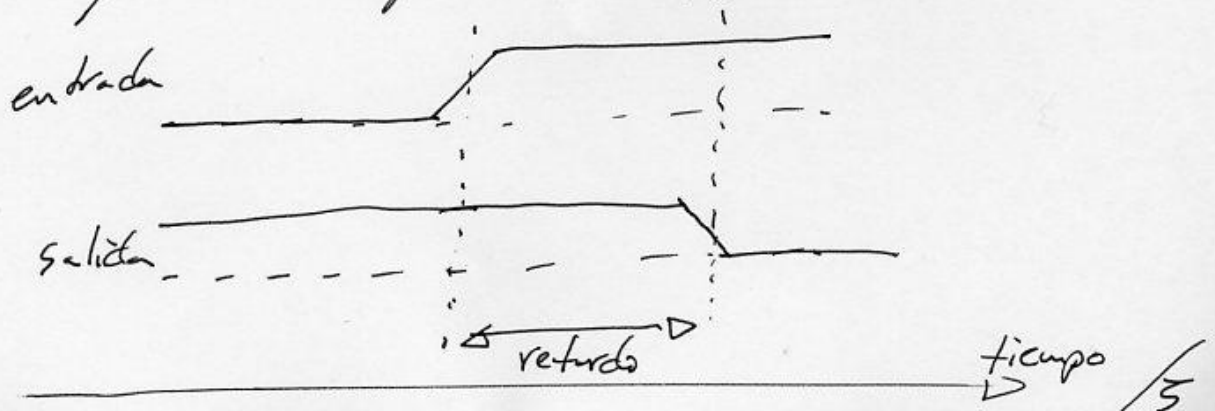
V_{OH} → tensión mínima que el fabricante garantiza que va a dar la puerta en caso de que su salida sea un "1"

V_{OL} → tensión máxima que el fabricante garantiza que va a dar la puerta a su salida en caso de que su salida sea un "0"

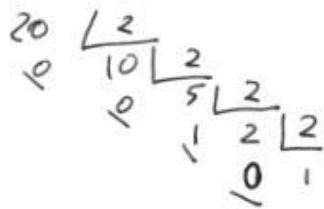
I_{IL} , I_{IH} corrientes máximas que absorberá la puerta por su entrada estando cuando esta sea un "0" (L) o un "1" (H).

I_{OL} , I_{OH} corriente máxima que puede entregar la puerta a su salida cuando esta esté a "0" (L) o a "1" (H)

El retardo de una puerta es el tiempo que pasa desde que se produce una modificación en sus entradas hasta que esa modificación se refleja en la salida.



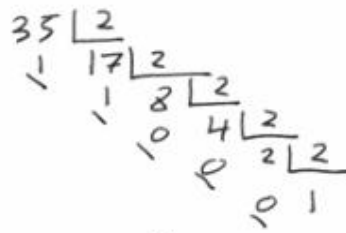
9)



$$20_{10} = 10100_2$$

serán necesarios 6 bits, quedando

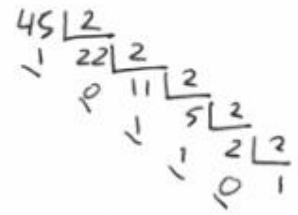
$$010100$$



$$35_{10} = 100011_2$$

serán necesarios 7 bits, quedando

$$0100011$$



$$45_{10} = 101101_2$$

serán necesarios 7 bits, quedando

$$0101101$$

El -45 será $+45$ complementado:

$$45 = 0101101$$

$$-45_{C1} = 1010010$$

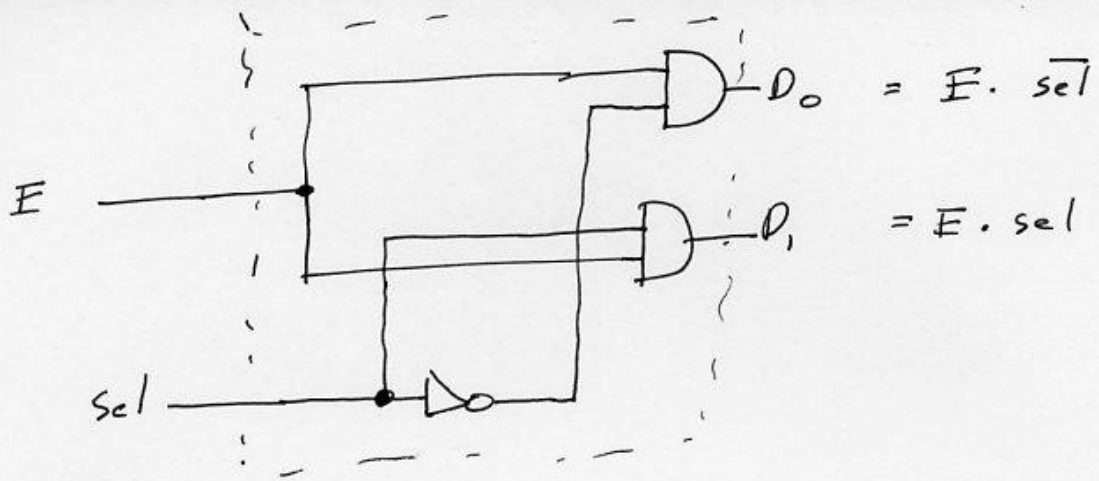
+1

$$-45_{C2} = 1010011$$

10) Un demultiplexor es un circuito con N ~~entradas~~ ^{salidas} y una ~~salida~~ ^{entrada}. En cada momento la entrada se "redirecciona" a una de las salidas, mediante unas entradas de selección. Es el circuito complementario del multiplexor.

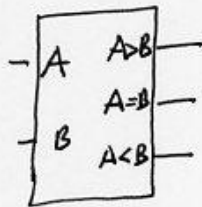


Se utiliza para la deselección de datos, demultiplexación de señales en el tiempo y para realizar funciones lógicas



cuando $sel = 0$ el dato E pasa a la salida D_0
 cuando $sel = 1$ el dato E pasa a la salida D_1

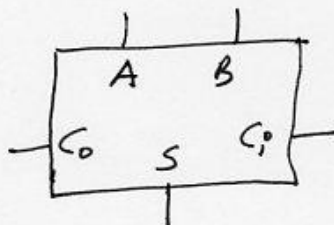
11)



A	B	$A > B$	$A = B$	$A < B$
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

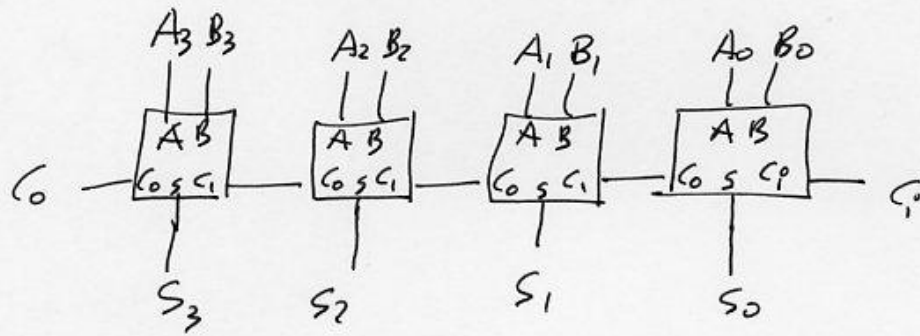
Las salidas indican la relación entre los dos números. Son todas activas a nivel alto. $A > B$ se activa cuando A es mayor que B, $A < B$ cuando es menor y $A = B$ cuando son iguales.

12)



A	B	C_i	S	C_o
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

El sumador de 4 bits se puede realizar a partir de sumadores de 1 bit en cascada:



* Extensión de multiplexores

