

# Desarrollo de Productos Electrónicos Lógica Digital y Microprogramable

## Examen de teoría 1ª evaluación

NOTA: el peso de cada pregunta en la nota es de 1 punto

### Pregunta 1

Codificadores: funcionamiento, utilización. Codificadores con y sin prioridad; explica las diferencias con un ejemplo.

### Pregunta 2

Dibujar el símbolo lógico y la tabla de verdad para las siguientes puertas lógicas: AND, OR, NOT, XOR, NAND, NOR.

### Pregunta 3

Para la siguiente función:

$$f = (c \cdot d \oplus b) + a \cdot \bar{b}$$

1. Realiza su tabla de verdad
2. Expresa la función en su forma canónica
3. Realiza un circuito que realice dicha función, usando exclusivamente puertas lógicas NAND.

¿que quiere decir que la función está en forma canónica?

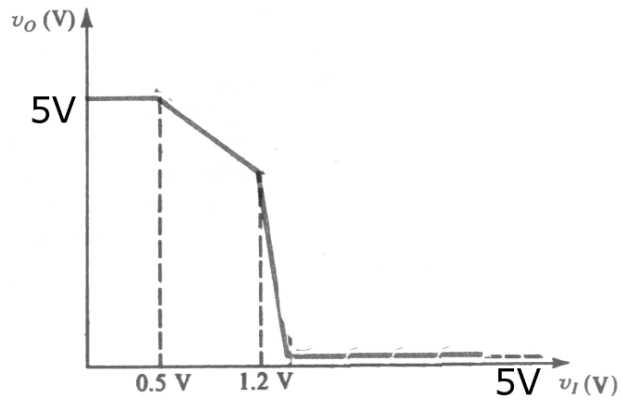
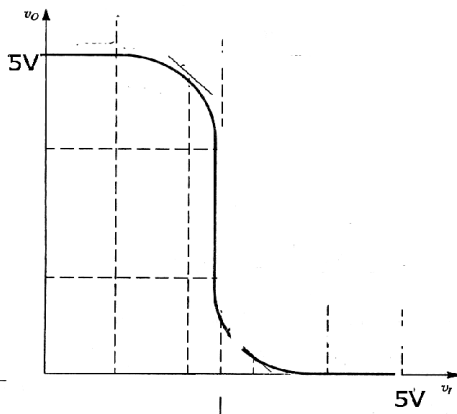
### Pregunta 4

Explica de forma detallada qué son y qué significan los parámetros típicos de las puertas lógicas ( $V_{IH}$ ,  $V_{IL}$ ,  $V_{OH}$ ,  $V_{OL}$ ,  $I_{OH}$ ,  $I_{OL}$ ,  $I_{IH}$ ,  $I_{IL}$ ,  $t_{PLH}$ ,  $t_{PHL}$ , fan-out, margen de ruido,  $I_{cc}$ ,  $P_{cc}$ )

### Pregunta 5

De las siguientes características de transferencia:

1. Identificar de forma razonada cual es la curva de transferencia de un inversor CMOS y cual es la curva de transferencia de un inversor TTL.
2. Identificar sobre la curva, todos los parámetros que sean posibles de entre los siguientes:  $V_{IH}$ ,  $V_{IL}$ ,  $V_{OH}$ ,  $V_{OL}$ ,  $I_{OH}$ ,  $I_{OL}$ ,  $I_{IH}$ ,  $I_{IL}$ ,  $t_{PLH}$ ,  $t_{PHL}$ , fan-out, margen de ruido,  $I_{cc}$ ,  $P_{cc}$
3. A la vista de la característica de transferencia, explicar razonadamente cual de las puertas tiene mejores características.



### Pregunta 6

Representa en binario en formato complemento a 2, los números decimales: -27, 24, 39 y -85, indicando el número mínimo de bits necesario para la representación de cada uno de ellos.

Representa en octal y en hexadecimal los números positivos.

Representa el número 12,0054 en coma flotante con el formato normalizado estándar de 32 bits.

### Pregunta 7

Realiza la tabla de verdad de un detector de paridad de 4 bits que utilice el criterio de paridad impar.

Realiza un circuito que genere esa función lógica utilizando un multiplexor 8:1.

### Pregunta 8

Multiplexores. Aplicaciones y funcionamiento.

Realiza la tabla de verdad de un multiplexor 4:1. A partir de la tabla, realiza el multiplexor a partir de puertas lógicas.

Si las puertas que se utilizan para el multiplexor tienen los siguientes parámetros:  $t_{pLH} = t_{pHL} = 20\text{ns}$ , calcula los retardos de propagación del multiplexor.

### Pregunta 9

Sumadores. Acarreo serie y acarreo paralelo.

### Pregunta 10

Comparadores. Conexión en cascada de comparadores.